

FRONT-END

MOS-FET

DIODE

INDUCTIVE LOAD TESTER Ⅰ 負荷テスター

LVNM60ZFC

500V
600A

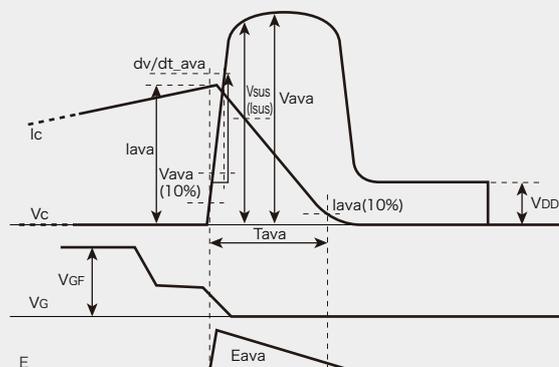
- LVNM60ZFC is system for testing the strength of MOS-FET and diode for switching operation under inductance load, with a wide range of ID 600A and VDD 500V. By linkage with oscilloscope and software, it is possible to analyse acquired waveforms.
- LVNM60ZFC は MOS-FET とダイオードのインダクタンス負荷時でのスイッチング動作に対する耐量を証するシステムで、ID 600A、VDD 500V の広範囲で使用できます。オシロスコープとソフトウェアとの連携により、取得した波形を解析することができます。



Waveform Analysis

解析項目	単位	定義
Vsus	V	「Vsus(Isus)」のタイミングでオシロスコープにより検出された電圧
Vava	V	オシロスコープにより検出された最大電圧
Iava	A	オシロスコープにより検出された最大電流
Tava	sec	VCE 立ち上がり 10% から Ic 立ち下がり 10% までの時間
dv/dt_ava	V/sec	「dv/dt Ini」から「dv/dt Fin」までの電圧変化量
Eava	J	Tava 間のエネルギー
Vd(det)※	V	テスターで検出された Vsus 電圧
Id(det)※	A	テスターで検出された IDP 電流

Analysis Items of MOS-FET



MODEL

LVNM60ZFC

SETTING RANGE

MEASURABLE DEVICES

N/P MOS-FET, DIODE

ID/IL

±0.20A~±99.9A 0.1A STEP

±0.20A~±600A 1A STEP

VDD

±0.01V~±500V 1V STEP

VGF

±0.01V~±20.0V 0.1V STEP

VGR

±0.01V~±20.0V 0.1V STEP

REPEAT

1~19

ON TIME

0.0000ms~2.0000ms 0.1 μs STEP

OFF TIME

0.1.0ms~ 10.0ms 0.1ms STEP

DET-DELAY

0.1 μs~9.9 μs 0.1 μs STEP

VD-GATE

0.01.0V~500.0V 0.1V STEP

0.001kV~5.000kV 1V STEP

Rg

6 circuit select

BINNING

OPEN/SHORT CHECK

VGF ON : VCE > VDD×10%...OPEN

VGF OFF : VCE < VDD×90%...SHORT

BIN INDICATION

PASS, ID-FAIL, AREA-FAIL, REJECT, ALARM

DIMENSIONS & WEIGHT

MAIN UNIT

550(W)×860(D)×1700(H)…280kg