

1. 熱抵抗測定原理

Principle of thermal resistance test

半導体の熱抵抗は、電力損失に対する損失部分の温度差より求められる。

半導体素子の電力損失部分であるコレクタやICのチップ温度を直接測定することは、素子の構造や形状から見ても不可能である。そこで温度に対し比例するPNジャンクションや、温度上昇に敏感なICBO等により温度上昇を知る方法が用いられる。一般的にはPNジャンクションを用いた順方向立ち上がり電圧[V_F]を用いて、温度を知る方法が取られる。fig-2は半導体NPNトランジスタのPNジャンクション（ベース—エミッタ間）の温度に対するV_{FBE}を、恒温槽を用いて測定したデータである。温度に対してV_{FBE}はほぼ直線的である。この時、測定は素子の内部電力損失による自己発熱が無視できる程小さい測定条件で求める必要がある。

The thermal resistance of a semiconductor is determined from temperature difference of power loss.

From structure and form of a device, it is impossible to measure the temperatures of collector which is power loss of a semiconductor device, and IC chips directly. Then, PN junction proportional to temperature and a method obtaining the temperature rise using ICBO etc. that is sensitive to temperature rise are used. Generally, method of obtaining temperature using forward voltage [V_F] with PN junction is used. Data obtained by measurement of V_{FBE} (of temperature of PN junction (base-emitter) of NPN transistor) using thermostatic bath is shown as fig-2. V_{FBE} is almost linear to temperature. At this time, it is necessary to carry out the measurement with small measurement condition that can neglect self-generated heat occurred by internal power loss of a device.

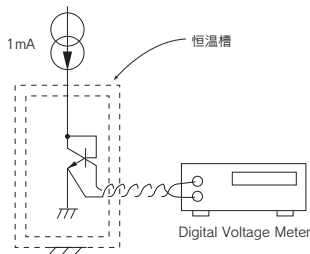


fig-1

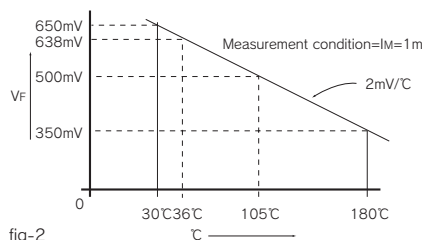


fig-2

fig-1より、V_F値を知ることによりチップの温度を知ることができる。

左記の測定回路を恒温槽から出し、手で握ると手の温度のV_F値638mVが測定されているということである。fig-2より638mVは36°Cで手のひら=体温といえる。即ち恒温槽で測定したデータを用いると、ダイオードのV_F値を測定することにより、温度を知ることができるということがおわかりと思う (fig-3)。

From fig-1, temperature of the chip can be determined by obtaining V_F value.

If the measurement circuit (already mentioned at the left column) is taken out from thermostatic bath and grasped by a hand, V_F value of 638mV that is the temperature of a hand is measured. From fig-2, 638mV is 36°C, and a palm = body heat. In other words, when data obtained by measurement using thermostatic bath, it is possible to determine the temperature by measuring V_F value of a diode. (fig-3)

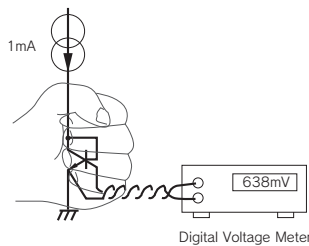


fig-3

熱抵抗：1Wの熱の移動。即ち毎秒1ジュールの熱の移動による温度差 (°C/W)

Thermal resistance :

The shift of the heat of 1W. Temperature difference (°C/W) caused by the shift of the heat (1Joule/s).

熱抵抗測定はこのV_F値の変化を温度に見立てて行うことができる。半導体は極力内部の発熱密度を低減する目的で、フランジ等を設けチップで発生した熱を熱源の近くで拡散させ、早く全体に広げ発熱密度を下げるとともに伝導抵抗の低下を計っているが、それでもチップとフランジの部分など接触面を通して熱が流れる部分は温度の不連続を生じ、それぞれに熱抵抗を発生させる。

Thermal resistance test can be performed by likening change of this V_F value to temperature. A semiconductor diffuses heat which occurred in a chip near the heat source, spreads out to whole area and reduces density of heat generation preparing a flange for the purpose of reducing internal density of heat generation as much as possible. Then, it makes the heat flow easier. However, discontinuity of the temperature occurs at the part where the heat flows through contact surface (chip and flange etc.). Therefore, in a chip and a

flange etc., thermal resistance is generated.

2. ダイオードの順方向電圧によるθ_t測定の原理 Principle of θ_t measurement using the forward voltage of a diode

1) ダイオードのT-V_F法を求める。

Determine the T-V_F method of a diode.

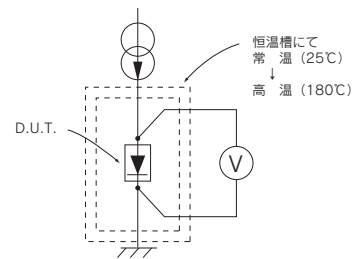


fig-4

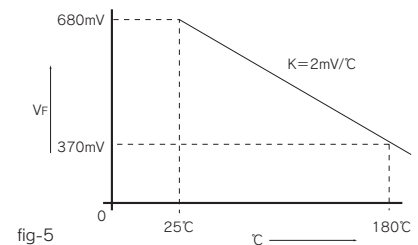


fig-5

①IM電流を流しダイオードV_Fの初期値V_{F1}を測定する。例) V_{F1}=680mV

Feed I_M (measurement current) through the diode and measure V_{F1} (the initial value of V_F).

Example) V_{F1}=680mV

②I_F電流を印加しダイオード両端の電圧を読み取りながら一定電力を一定時間印加する。例) W=20W×0.1sec

Force constant power for constant time, forcing I_F (forward current) and reading the voltage across the diode. Example) W=20W×0.1sec

③IM電流を流し、ダイオードV_Fの加熱直後(100μs以内)のV_Fを測定しV_{F2}を測定する。例) V_{F2}=480mV

Feed I_M current through the diode, measure V_F immediately after (within 100 μs) heating of the diode, then measure V_{F2}.

Example) V_{F2}=480mV

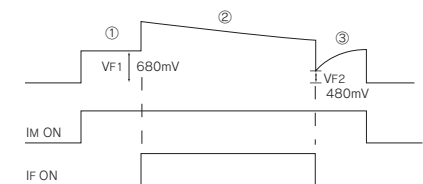


fig-6

以上の試験により

P=20Wを0.1sec印加したことによる過渡熱抵抗Rthは、

By the above-mentioned test, thermal resistance Rth by forcing (P=20W, 0.1sec) is shown as the following formula.

$$R_{th} = \frac{t_1 - t_2}{P} \text{ より}$$

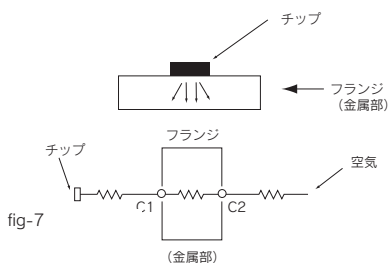
$$= \frac{VF_1 - VF_2}{K \cdot P} = \frac{680 - 480}{K \times 20} = \frac{200}{20 \cdot K}$$

$$= \frac{10mV/W}{2mV/^\circ C} = 5^\circ C/W$$

それでは、P=20Wで印加時間を0.2secに長くしたらどうなるであろうか。

VF₂の値が下がり温度差が増すことが予想できるが、印加時間に対しどのようにRth変化するかはダイオードの内部構造により異なる。なぜなら発熱の拡散する時間内にある熱抵抗によりチップの温度が変化するからである。

Then, what will happen if the PT (power time) becomes longer (P=20W, 0.2sec)? Smaller VF₂ value and an increase of the temperature difference are considered. For the PT (power time), the way Rth changes depends on internal structures of the diode. It is because of that the temperature of a chip changes by the thermal resistance in the time when a heat generation diffuses.



熱の伝わりは金属に対し一定の広がりをもって拡散するため、時間に対し擬似的に対数的な広がりとして扱うことができる。

Since the heat conduction diffuses equally through metal, it spreads like a logarithm in proportion to the time.

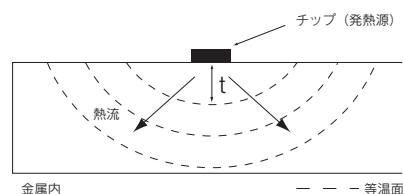


fig-8

また、発熱量と放熱量が合致した時点で温度は安定する。

Moreover, the temperature becomes stable at the point that heat value and heat discharge value coincided.

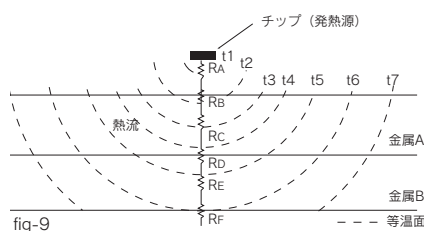


fig-9

- RA: チップ内の熱抵抗
- RB: チップと金属Aとの接合熱抵抗
- RC: 金属Aの熱抵抗
- RD: 金属Aと金属Bとの接合熱抵抗
- RE: 金属Bの熱抵抗
- RF: 金属Bと外気との熱抵抗

- RA: Thermal resistance inside the chip
- RB: Junction thermal resistance with the chip and the metal A
- RC: The thermal resistance of the metal A
- RD: Junction thermal resistance with the metal A and the metal B
- RE: The thermal resistance of the metal B
- RF: Thermal resistance with the metal B and the outside air

従って、PT (Power Time) に対して過渡熱抵抗がどのように変化していくかという図-10のように熱抵抗に沿った曲線を描くことになる。ただ半導体は形状も多様でチップから外気への放熱時間も部分により異なり、理想通りの曲線を描かないがそれに近い曲線を描く。またRFの金属Bと外気の熱抵抗の部分に放熱板等を取り付けた場合は、RFは低下しfig-11のような曲線を描く。

Therefore, the change of the thermal resistance by PT (Power Time) of constant power will draw a curve like fig-10 which goes along with the thermal resistance. However, a semiconductor does not draw an ideal curve (but very close), because semiconductors have wide variety of forms and heat discharging time (from the chip to outside air) varies depending on a part. Moreover, when a heatsink etc. is mounted to a area where thermal resistance (of the metal B of RF and outside air) occurs, RF declines and draws a curve as shown as fig-11.

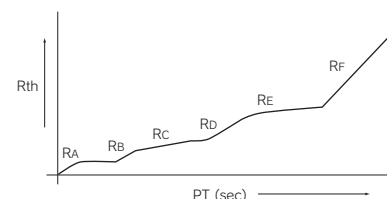


fig-10

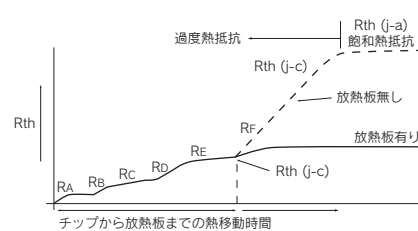


fig-11

fig-11よりチップから放熱板までの熱移動の時間を知ることができる。

Time of heat shifting from the chip to the heatsink is shown as fig-11.

3. 熱抵抗測定器を用いた安全動作領域試験 Safe operating area test using a thermal resistance test

トランジスタの安全動作領域を求める試験法としては、ラッチング法・パルス印加法・過渡熱抵抗法などがあるが、試験法によってはトランジスタを破壊することがある。その点過渡熱抵抗法は、2次降伏の発生の変化を接合部の温度上昇 (Thermal Runaway) として観測する安全な方法である。

半導体の安全動作領域は要素により4つの領域に分けられる。

Latching method · pulse forcing method · thermal resistance method etc. are methods of determining the safe operating area of a transistor. Depending on a method, transistors are sometimes destroyed. For that point, the thermal resistance method takes a safe style: observing a change in an occurrence of second breakdown as a temperature rise (Thermal Runaway) of a junction.

The safe operating area of a semiconductor is divided into the following 4 areas.

実際に半導体を使用する時は、その半導体の最大電流とVCE耐圧についてはカタログで知ることができ、半導体を使用するにあたっては守られるのが通常であるが、領域Ⅰ、Ⅱ、Ⅲについては電力印加時間とデレーティングにより異なることから、半導体を利用するにあたっては是非、知りたい情報である。

In using a semiconductor, you can find a maximum current and VCE isolation voltage in each catalogue. The specifications must be adhered to in use of semiconductors. But, as for the safe operating areas Ⅰ, Ⅱ and Ⅲ, they differ according to PT (power time) and derating. Therefore, for using semiconductors, safe operating areas are important.

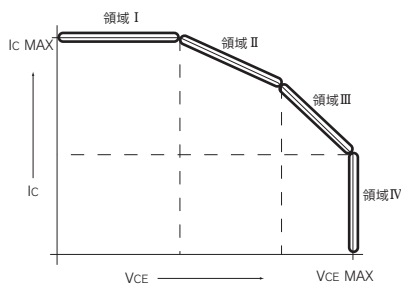


fig-12

領域1……電流制限 (最大定格電流により制限される領域)

Current limit (an area restricted by the maximum rated current)

領域2……熱破壊によって制限される領域
Area restricted by thermal breakdown

領域3……S/b Limit 2次降伏によって制限される領域。トランジスタの一部が何らかの原因によって他の部分よりも温度が上昇したとすると、その部分に流れる電流が増加し、さらに部分電力損失が増加し、ますます温度が上昇する。このような現象が局部的に繰り返され、真性半導体となって電流コントロールができなくなる部分(HOT SPOT)が発生し、破壊へとつながる。

Restricted area (by a second breakdown of S/b Limit)

If a temperature rise occurred on a part of a transistor somehow, a current to flow will increase. Further, power losses will also increase and temperature rises increasingly. Such a phenomenon is repeated partially, and it becomes an intrinsic semiconductor. It makes a part that current control is impossible (HOT SPOT), eventually destruction.

領域4……定格電圧によって制限される領域
Restricted area (by the rated voltage)

安全動作領域を知るには、各印加時間に対する電圧と電流値が350mVになるポイントをプロットすることにより、 $T_j=175^\circ\text{C}$ での安全領域を求めることができる。

In order to determine the safe operating area, by plotting the points (to make the value 350mV) of voltage and current of each power time, safe area in $T_j = 175^\circ\text{C}$ can be obtained.

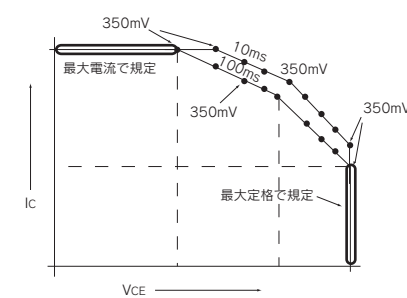


fig-13

4. 過渡熱抵抗測定における安全動作領域(SOA)測定法

Safe operating area (SOA) test method of thermal resistance test

半導体内部の温度を知る方法として、内部のPN接合部電圧の温度による低下である ΔV_f より温度の上昇を知ることが出来ることを前に述べた。従ってダイオードのみならず、半導体のPN接合部分の電圧変化を知ることが出来れば、温度上昇を知ることが出来るのである。

As mentioned already, to determine the temperature of inside of a semiconductor, temperature rise can be obtained from ΔV_f (a decrease in a temperature of internal PN junction voltage). Therefore, the temperature rise can be determined if voltage change of PN junction of semiconductors (not only diodes) is obtained.

トランジスタではB-E間又はB-C間にPN接合部がある。又、FETはS-D間に寄生のダイオードがあり、これを使って内部ジャンクションの温度を測定し、安全動作領域を測定する。(PNジャンクションを使用する方法が最も安定した方法ではあるが、他の温度変化部分、例えばFETでの V_{G_s} 部分又はリーク電流やHFEでも温度を知ることができる。)

A transistor has a PN junction at B-E or B-C. Moreover, a FET has a parasitic diode at S-D. Using this parasitic diode, the safe operating area can be tested by measuring internal junction temperature. (Using PN junction is most stable. However, it is possible to determine the temperature by other temperature changes, for example, by V_{G_s} , leakage current or HFE of a FET.)

DEVICE	温度検出に使用する部分
DIODE	A-K間
Transistor	B-E間、C-B間
MOS-FET	S-D間、G-E間(V _{GE} 法)
IGBT	G-E間(V _{GE} 法)、D-S間(ON電圧法)
SCR	G-K間、A-K間(ON電圧法)
GaAs-FET	G-S間

fig-14

トランジスタのSOA測定を例に取るとPN接合であることから、通常トランジスタの温度検出はB-E間 V_{BE} 電圧の変化で検知する。

Since the SOA test of a transistor is carried out with PN junction, normally, the temperature of a transistor must be detected with changes in a V_{BE} voltage (B-E).

① まずトランジスタに V_{CB} 電圧を印加し、その時に I_M (測定電流)を流し、電力印加前の常温での V_{BE} 電圧値 V_{BE1} を測定する。(加熱しないよう、小さな電力で測定する。)

Force V_{CB} voltage to the transistor. Feed I_M (measurement current) and measure V_{BE1} (V_{BE} voltage in ordinary temperature before forcing the power). (Measure with small power so that heating does not occur.)

② 次に I_E 電流を一定時間(T)印加する。この時トランジスタは $V_{CE} \times I_E$ (W)の電力で加熱される。

Next, force I_E (emitter current) for constant time (T). At this time, the transistor is heated with the power of $V_{CE} \times I_E$ (W).

③ 状態を高速で①と同じ I_M 電流バイアスに戻し、電力印加直後の V_{BE2} を測定する。

Turn back the state into I_M current bias (same as ①'s) with high speed. Measure V_{BE2} immediately after power forcing.

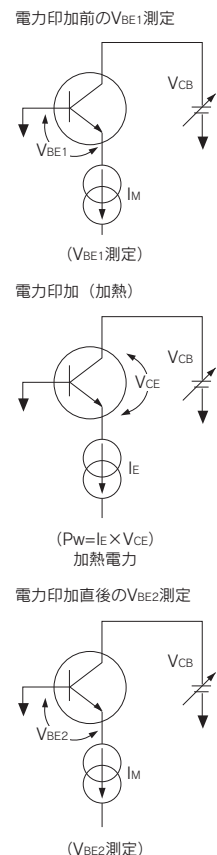


fig-15

④ 常温での V_{BE1} 値と、電力 $P_w=I_E \times V_{CE}$ を印加した直後の V_{BE2} 値より $\Delta V_{BE}=V_{BE1}-V_{BE2}$ を求める。B-E間はP-N接合であることから約 $2mV/^\circ C$ の温度変化があることが知られている。

従って、 $\Delta V_{BE} \div 2mV/^\circ C$ より一定電力印加によってトランジスタがどのくらい温度上昇したかを知ることができる。

Calculate $\Delta V_{BE}=V_{BE1}-V_{BE2}$ from V_{BE1} in ordinary temperature and V_{BE2} (immediately after forcing the power $P_w=I_E \times V_{CE}$). Temperature change will occur (approximately $2mV/^\circ C$) at B-E because of PN junction. Therefore, from $\Delta V_{BE} \div 2mV/^\circ C$, temperature rise of the transistor is determined by constant power forcing.

例えば

$$V_{BE1} \text{ 値} = 650mV$$

↓

$$\text{電力印加} = V_{CE} \times I_E \\ 50V \times 2A = 100W \text{ (1sec)}$$

↓

$$V_{BE2} \text{ 値} = 450mV$$

となったとすると

$$\Delta V_{BE} \text{ 値} = 650mV - 450mV \\ = 200mV$$

となり、このトランジスタは $100W$ ($1sec$)を印加したことにより、 $\Delta V_{BE}=200mV$ 即ちB-E接合部が約 $100^\circ C$ 温度上昇したことになる。

By forcing $100W$ ($1sec$), this transistor is supposed to rise ($100^\circ C$) its temperature of $\Delta V_{BE}=200mV$, i.e. B-E junction.

更に電力を上げ、 $50V \times 4A = 200W$ ($1sec$)で $\Delta V_{BE}=350mV$ になったとすると、接合部温度 T_j は $175^\circ C$ になったことになる。

逆に $T_j \text{ max} = 175^\circ C$ のトランジスタでは、 $1sec$ で $200W$ が限度ということになる。SOA曲線を求めるには、一定時間での T_j Max Pointを電圧、電流を変えてプロットすることで求められる。

If the power is raised to $50V \times 4A = 200W$ ($1sec$) and $\Delta V_{BE}=350mV$, T_j the junction temperature is supposed to become $175^\circ C$.

Conversely, with a transistor of $T_j \text{ max} = 175^\circ C$, $200W$ is supposed to become a limit at $1sec$.

In order to determine SOA curve, change and plot the voltage and the current of the T_j Max Point in a constant period of time.

ΔV_{BE} 法による安全動作領域 (SOA) の測定は実際にトランジスタが破壊する点と比べるとかなり内側にあり、半導体を使用する側にとっては、設計するに当たり、安心して使用できる曲線である。

Compared to actual breaking point of

transistors, safe operation area (SOA) test with ΔV_{BE} method takes low area. For people using semiconductors, it draws reliable curve in designing.

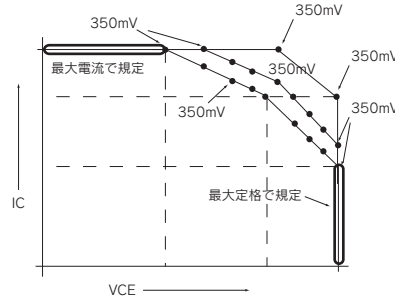


fig-16

5. 熱抵抗測定器で何を知ることができるか
What does a thermal resistance tester tell us?

1) Rth曲線を求めることにより、半導体内部の熱抵抗バランスを知ることができる。

By obtaining Rth curve, the thermal resistance balance inside a semiconductor can be determined.

2) $\theta_{j-c} / \theta_{j-a}$ を知ることができる。

$\theta_{j-c} / \theta_{j-a}$ can be determined.

3) チップ (発熱体) からケースまでの熱移動時間を知ることができる。

Time of heat shifting from a chip (heating element) to a case can be determined.

4) 素子の安全動作領域を知ることができる。

A safe operating area of a device can be determined.

上記項目を知ることにより、半導体内部の改善や半導体取り付け方法の改善が行えるほか、熱規定 (T_j) に対し安全な対策を講じることが可能となる。

過渡熱抵抗測定するに当たっては、電力を $0.5 \mu s$ 以内の高速でオフし、電力印加直後 $50 \mu s$ 以内に $1mV$ の分解能 (物によっては $0.1mV$ 分解能) で安定した I_m 電流にて V_f 値を測定することが要求されるなど、測定回路上の制約が大きく、市販の電源を並べて測定することは困難である。

当社では、GaAs-FETから大型IGBT素子まで、数々の素子に対応した過渡熱抵抗測定器を開発し、半導体工場や研究機関に納入している。

By determining the above-mentioned item, improvement of the inside of semiconductors and mounting of semiconductors can be performed. Safety measures against thermal specification (T_j) can be taken also.

In thermal resistance test, it is requested to turn off the power with high speed (within $0.5 \mu s$), and to measure V_f with I_m current stabilized by $1mV$ resolution capability (sometimes $0.1mV$ resolution capability) within $50 \mu s$ immediately after power forcing. And, measurement circuits have strong constraints. Therefore, it is difficult to carry out a measurement with commercial power supplies.

We, CATS Inc., have been supplied to semiconductor plants and research organizations, developing thermal resistance tester corresponding to various devices (from GaAs-FETs to high power IGBTs).